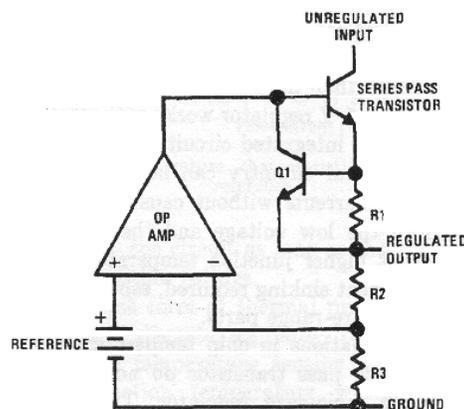


Referências de Band-Gap

O problema de se gerar uma tensão de referência estável com a temperatura em um CI apareceu com o projeto do 1º Regulador de Voltagem Integrado, o LM 109.

Devido à alta potência que um regulador de tensão dissipa internamente, *as variações de temperatura no CI poderiam ser muito grandes, o que afetaria a tensão de saída do regulador*, inviabilizando o seu projeto com as técnicas convencionais.

Um circuito típico de um regulador é apresentado abaixo.



A tensão de referência é aplicada em um amplificador diferencial é comparada com a tensão de saída de transistor de passagem série, após ser dividida pelo divisor de tensão R2, R3.

A tensão de saída deste regulador é dada por:

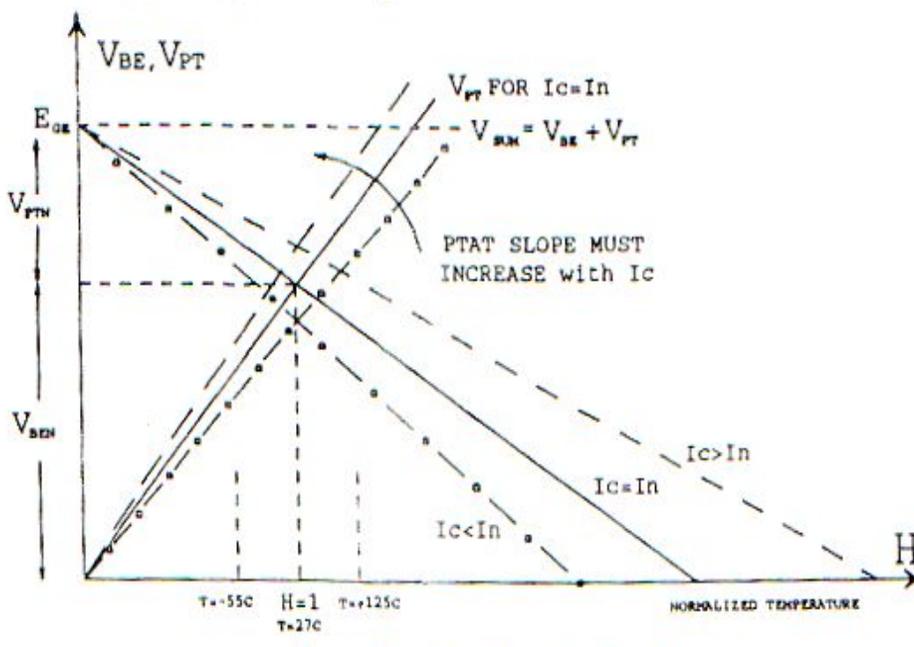
$$V_{out} = V_{ref} \cdot \left(1 + \frac{R2}{R3}\right)$$

A primeira solução para este problema, apresentada por Widlar em 1971, deu origem à primeira célula de band-gap integrada, e ficou conhecida popularmente como “Célula de Wildlar”.

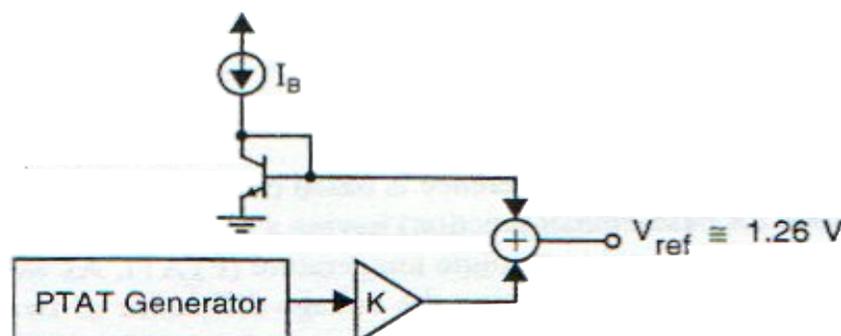
O princípio de funcionamento desta célula é obter a tensão de saída através da soma de duas componentes:

- uma tensão que aumenta com a temperatura V_{PT} (Proportional to Absolute Temperature, PTAT)
- outra tensão que diminui com a temperatura (Complementary to Absolute Temperature, CTAT), normalmente o VBE de um transistor bipolar.

A tensão Vbe diminui com a temperatura e a tensão VPT aumenta com a temperatura. A soma das duas (V_{SUM}) pode ter um coeficiente térmico quase nulo.



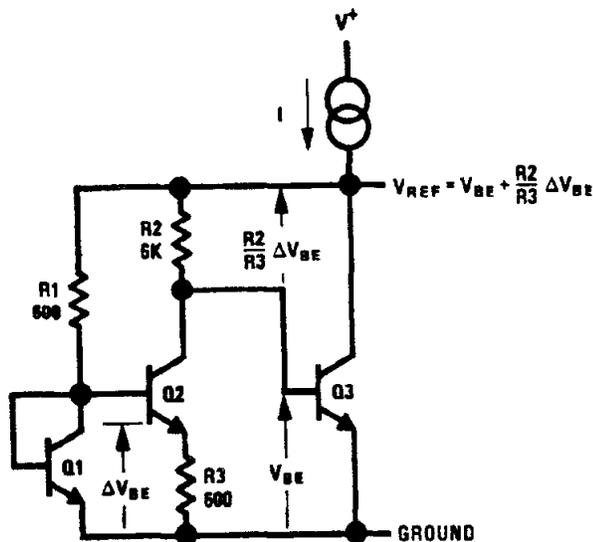
Dessa forma, o circuito básico para uma referência de tensão seria com indicado abaixo.



Célula de Widlar

A “Célula de Widlar”, apresentada abaixo, executa esta função através dos seguintes componentes:

- A tensão V_{BE} é fornecida por Q3;
- A tensão V_{PT} é fornecida pela queda de tensão em R2.



Como a diferença de V_{BE} s entre dois transistores operando com densidades de corrente J_1 e J_2 é dada por:

$$\Delta V_{BE} = \frac{k \cdot T}{q} \ln \frac{J_1}{J_2}$$

Com Q1 operando com uma densidade de corrente bem maior do que Q2, a diferença ΔV_{BE} dos dois transistores aparece sobre o resistor R3.

Dessa forma, a corrente de coletor de Q2 (desprezando a sua corrente de

base) é dada por $I_{C2} = \Delta V_{BE}/R3$. Logo, a queda de tensão em R2 é simplesmente dada por $R2 \cdot I_{C2} = \Delta V_{BE} \cdot (R2/R3)$, ou seja:

$$V_{R2} = \frac{R2}{R3} \cdot \frac{k \cdot T}{q} \ln \frac{J_1}{J_2}$$

A tensão V_{SUM} de saída é então dada por:

$$V_{SUM} = V_{BEQ3} + \left(\frac{R2}{R3}\right) \cdot \frac{k \cdot T}{q} \ln \frac{J_1}{J_2}$$

A tensão V_{BE} de um transistor é dada por:

$$V_{BE}(T) = \left\{ V_{go} + (\eta - m) \frac{k \cdot T_r}{q} \right\} - \lambda \cdot T + (\eta - m) \frac{k}{q} (T - T_r - T \cdot \ln \frac{T}{T_r})$$

Onde

$$\lambda = \frac{V_{go} + \frac{k \cdot T_r}{q} \cdot (\eta - m) - V_{BE}(T_r)}{T_r}$$

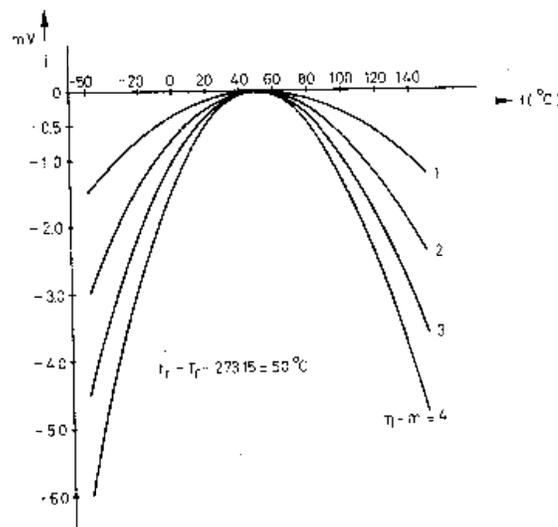
Uma avaliação dos valores dos diversos termos das duas equações acima para $T_r = 323 \text{ K}$, $V_{BE}(T_r) = 630 \text{ mV}$, $m=0$ ($I_c = \text{constante com a temperatura}$), $V_{go} = 1166 \text{ mV}$ e $\eta = 3,7$ nos fornece:

- O termo constante com a temperatura:

$$\left\{ V_{go} + \eta \cdot \frac{k \cdot T_r}{q} \right\} = 1.269,5 \text{ mV}$$

- O termo linear com a temperatura: $\lambda = 1,98 \text{ mV/K}$
- O termo não linear, dado por: $(\eta - m) \frac{k}{q} (T - T_r - T \cdot \ln \frac{T}{T_r})$

é melhor avaliado através de um gráfico em função da temperatura, onde o seu valor é calculado para diversos valores de $(\eta - m)$.



Vemos, portanto, que para $m=1$ (corrente de polarização PTAT nos transistores que geram o ΔV_{BE}), para valores de η da ordem de 3,0 (valores normalmente encontrados em processos convencionais de fabricação), o valor máximo da não linearidade na faixa de $-50 \text{ }^{\circ}\text{C}$ a $150 \text{ }^{\circ}\text{C}$ é pouco mais do que de 2 mV, o que representa uma variação de cerca de 8 ppm/ $^{\circ}\text{C}$, para uma tensão de referência de 1.270 mV.

Finalmente, a tensão de saída de um circuito que some as componentes PTAT e VBE é dada por:

$$V_{SUM} = \left(\frac{R2}{R3}\right) \cdot \frac{k \cdot T}{q} \ln \frac{J1}{J2} + \left\{ V_{go} + (\eta - m) \frac{k \cdot Tr}{q} \right\} - \lambda \cdot T + (\eta - m) \frac{k}{q} (T - Tr - T \cdot \ln \frac{T}{Tr})$$

Se fizermos $\left(\frac{R2}{R3}\right) \cdot \frac{k}{q} \ln \frac{J1}{J2} = \lambda$

de forma a cancelar o termos lineares com a temperatura, ficamos com:

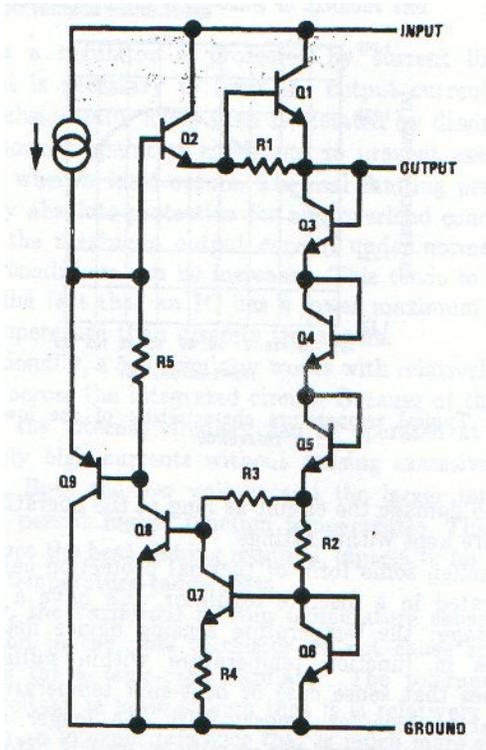
$$V_{SUM} = \left\{ V_{go} + (\eta - m) \frac{k \cdot Tr}{q} \right\} + (\eta - m) \frac{k}{q} (T - Tr - T \cdot \ln \frac{T}{Tr})$$

Esta é, portanto, a tensão que deve aparecer na saída de uma célula de band-gap para que a variação com a temperatura seja a menor possível (seja dada apenas pelo segundo termo do lado direito da equação acima, que é o termo não-linear).

Como visto, para $m = 1$ e valores típicos de η e V_{go} , com $T = Tr = 50^\circ \text{C}$, o valor de V_{SUM} é da ordem de:

$$V_{SUM} \approx 1270 \text{ mV.}$$

O circuito simplificado do regulador desenvolvido por Widlar é apresentado a seguir. O projeto do regulador visava um regulador de 3 terminais, com tensão de saída de 5,0 V, para ser usado em placas de circuito impresso digitais (TTL).



O coração da célula de Widlar é composto pelos transistores Q7-Q6, que são operados com densidades de corrente diferentes para gerar uma tensão PTAT ΔV_{BE} , que é aparece em cima do resistor R4.

Ignorando a corrente de base de Q7 e Q8, a corrente em R4 é a mesma que passa em R3 e, portanto, a tensão em cima de R3 é PTAT e é dada por:

$$V_{R3} = \frac{R3}{R4} \cdot \frac{k \cdot T}{q} \ln \frac{J8}{J7}$$

A tensão de saída V_{out} é dada por:

$$V_{out} = (V_{BE8} + V_{BE5} + V_{BE4} + V_{BE3}) + V_{R3}$$

Vemos, portanto, que a soma dos VBEs de Q3, Q4, Q5 e Q8 fornecem o termo CTAT e a tensão em R3 fornece o termo PTAT.

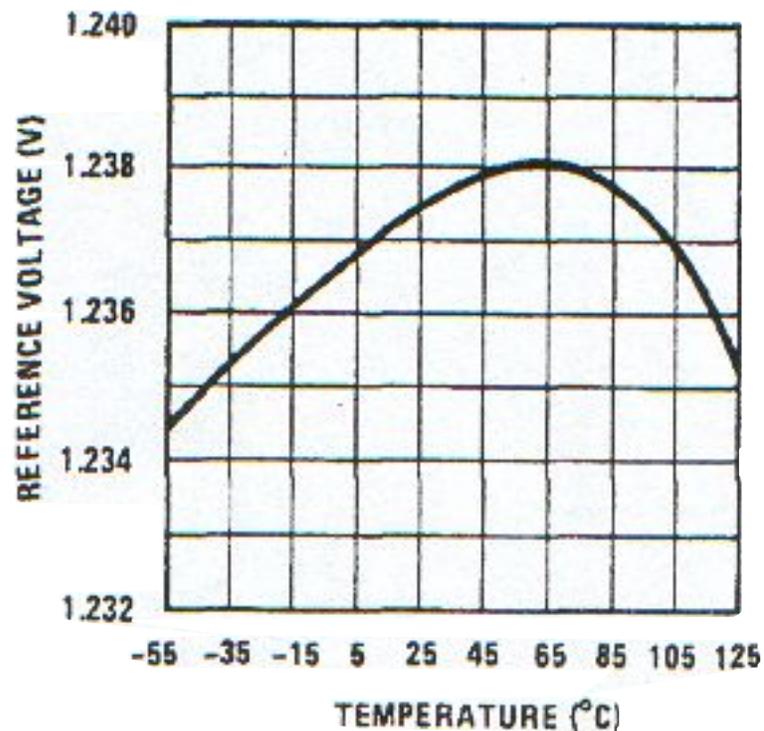
Como temos 4 VBEs, ao ajustarmos a tensão V_{SUM} para anular a variação com a temperatura (desprezando o termo não linear de todos os VBEs), teremos:

$$V_{out} = 4 \cdot \left\{ V_{go} + (\eta - m) \frac{k \cdot T_r}{q} \right\} \approx 5,0 \text{ Volts}$$

O transistor Q8 (emissor comum) e Q9 (coletor comum) formam um estágio de ganho que fornece a regulação do circuito, “sentindo” as variações na tensão de saída e ajustando a tensão no coletor de Q8 (e emissor de Q9), de forma que a tensão fornecida no emissor do par Darlington Q1-Q2 seja sempre igual a V_{out} .

Embora o circuito completo do regulador apresente vários outros componentes, que adicionam características como proteção de corrente, proteção de sobre-temperatura, a idéia básica é a apresentada acima.

Uma característica típica da variação de tensão da célula básica (sem a amplificação de 4 vezes) em função da temperatura destes para estes primeiros reguladores é apresentada abaixo:



Para o regulador completo, a característica de tensão de saída em função da temperatura era tipicamente de 0,02% por °C, na faixa de -55 °C a 125 °C.

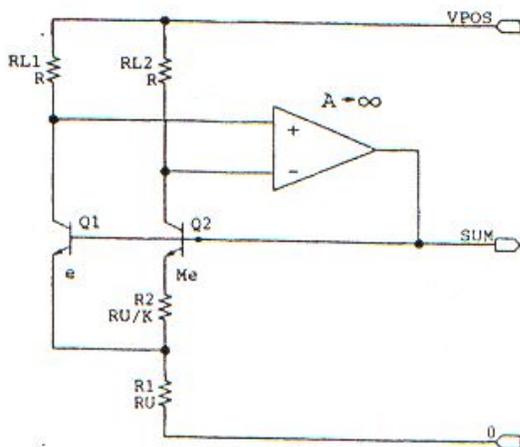
Embora a variação obtida de 200 ppm/°C seja muito alta quando comparada com o estado da arte hoje em 2000, devemos lembrar que este foi o primeiro circuito de band-gap fabricado, e que o resultados é na realidade muito bom.

Célula de Brokaw

A célula mais empregada na implementação de referências de tensão do tipo Band-Gap em CIs é, sem a menor dúvida, a chamada célula de Brokaw. A célula de Brokaw apresenta duas grandes vantagens (em relação à célula de Widlar):

- as tensões CTAT (V_{BE}) e PTAT são geradas pelos mesmos transistores, tornando muito mais fácil e confiável o seu projeto.
- As correntes de base têm muito pouca influência no seu desempenho (ao contrário da célula de Widlar, onde o ganho dos transistores é fator preponderante para o seu desempenho).

O circuito da figura abaixo é um diagrama de blocos simplificado da célula e Brokaw, conforme apresentado em seu trabalho original.



O amplificador de ganho A ($A \rightarrow$ infinito) faz com que as tensões nos coletores de $Q1$ e $Q2$ sejam iguais, ajustando a tensão na sua saída (bases de $Q1$ - $Q2$) até que esta condição seja atingida.

Dessa forma, com $RL1 = RL2$ e desprezando as correntes de entrada do amplificador, temos que $I_{C1} = I_{C2}$

Como $Q2$ possui uma área M vezes maior do que a de $Q1$, a diferença de V_{BE} s entre $Q1$ e $Q2$ é dada por:

$$\Delta V_{BE} = \frac{k \cdot T}{q} \ln(M)$$

Como as correntes nos dois transistores são iguais (forçadas pelo amplificador), a corrente I_{R1} é o dobro da corrente I_{R2} e vale:

$$I_{R1} = 2 \cdot \frac{k \cdot T}{R2 \cdot q} \cdot \ln(M)$$

Portanto, a tensão V_{SUM} é dada por:

$$V_{SUM} = V_{BE}(Q1) + 2 \cdot \frac{R1}{R2} \cdot \frac{k \cdot T}{q} \ln(M)$$

Explicitando V_{BE} em função da temperatura e de I_c (que neste caso é PTAT, portanto $m=1$), podemos escrever que:

$$V_{SUM} = 2 \cdot \left(\frac{R1}{R2} \right) \cdot \frac{k \cdot T}{q} \ln(M) + \left\{ V_{go} + (\eta - m) \frac{k \cdot T_r}{q} \right\} - \lambda \cdot T + (\eta - m) \frac{k}{q} \left(T - T_r - T \cdot \ln \frac{T}{T_r} \right)$$

Portanto para $T=T_r$, fazendo

$$2 \cdot \left(\frac{R1}{R2} \right) \cdot \frac{k}{q} \ln(M) = \lambda$$

temos que a tensão de saída será dada por:

$$V_{SUM} = \left\{ V_{go} + (\eta - 1) \frac{k \cdot T_r}{q} \right\} + (\eta - 1) \frac{k}{q} \left(T - T_r - T \cdot \ln \frac{T}{T_r} \right)$$

Da mesma forma que nos circuitos anteriores, a tensão V_{SUM} proporciona o melhor comportamento térmico em torno de T_r é da ordem de

$$V_{SUM} = 1.270 \text{ mV}$$

- É interessante notar que se as correntes de entrada do op-amp forem iguais, elas não afetam o desempenho da célula, pois continuaríamos com $I_{C1} = I_{C2}$.
- Outra observação interessante é que as correntes de base de Q1 e Q2 são fornecidas pelo amplificador e, portanto, não afetam o desempenho da célula.
- Também é importante notar que, se os β_F dos transistores for similar, a densidade de corrente não deverá ser muito afetada pelo α_F dos transistores, cuja relação será sempre muito próxima de 1, principalmente para β_F na faixa de 200 – 400, valores normalmente encontrados em processos otimizados para circuitos analógicos.
- A tensão de off-set do amplificador, normalmente do tipo PTAT, pode ser compensada, ao ser incluída “junto” com a tensão PTAT de ΔV_{BE} .

Um problema da configuração de circuito apresentado é o fato de que as tensões VCB nos transistores Q1 e Q2 dependem de V_{CC} (V_{pos} na figura) e da queda de tensão em R_L . Como a queda de tensão em R_L é do tipo PTAT (já que $I_{C1} = I_{C2} = PTAT$), o VCB nos transistores irá efetivamente diminuir com o aumento da temperatura.

Além disso, uma variação na tensão de alimentação irá aparecer diretamente aplicada aos VCBs de Q1-Q2, e esta sensibilidade em relação à fonte de alimentação é bastante problemática.

Modelando a tensão V_{BE} em função de VCB:

$$V_{BE}(V_{CB}) = V_{BE}(0) - \frac{V_{T0}}{V_{AF}} \cdot V_{CB}$$

Onde V_{AF} é a tensão Early direta.

Uma análise para valores típicos de V_{AF} (≈ 100 Volts) indica que a regulação da fonte será de apenas 0,02%, sendo que é necessário adicionar algum circuito para diminuir esta sensibilidade, como apresentaremos a seguir.

O circuito abaixo apresenta uma configuração de uma referência de tensão com célula de Brokaw bastante simples, porém de possível implementação prática.

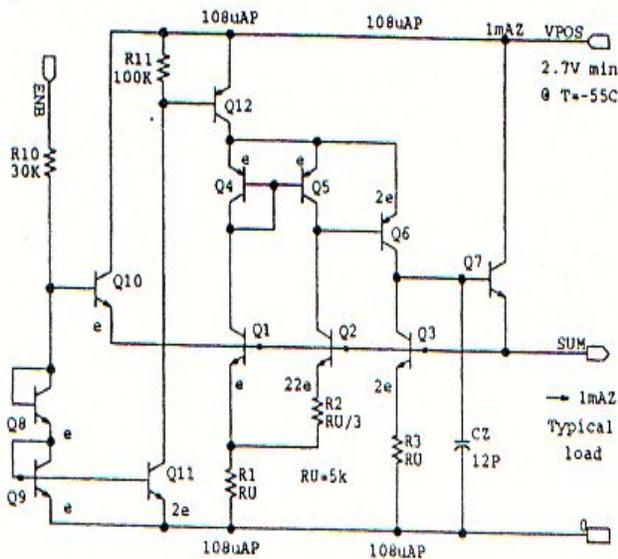


Figure 3.3 A Practical Brokaw Reference

Neste caso vemos que o amplificador foi substituído pelo espelho de corrente Q4-Q5, cuja saída é enviada para o amplificador em emissor comum Q6, com carga ativa formada por Q3-Q7.

A saída deste amplificador Q4-Q5-Q6 é enviada para o seguidor de emissor Q7, que fornece a tensão de saída V_{SUM} e realimenta a base do par Q1-Q2.

Um potencial problema desta célula, as correntes de base dos transistores PNP, pode ser facilmente contornado pois as correntes de base podem ser compensadas se escolhermos a corrente em Q3 igual à corrente em $I_{R1} = I_{C1} + I_{C2}$, pois a corrente de base de Q6, que será somada a I_{C2} será exatamente igual a duas vezes a corrente de base de Q4 (ou Q5), que são somadas a I_{C1} .

O capacitor Cz proporciona a compensação em frequência para o circuito.

Um ponto importante que não pode ser desprezado no projeto da célula de Brokaw é o fato de que ela possui um estado estável com todas as correntes iguais a zero, ou seja, ela pode “não partir” ao ser ligada a fonte de alimentação.

O circuito formado por Q8, Q9, Q10, Q11, Q12, R10, R11 é um circuito de “start-up” que pode ser comandado por uma tensão externa (ENB). Quando ENB está alto a célula parte, através do transistor Q10 (que em seguida corta). Os transistores Q8, Q9, Q11 e Q12 fornecem a alimentação para o circuito da célula propriamente dito. Com ENB em terra Q11 e Q12 cortam, desligando a referência.

Obviamente, para que a tensão de referência seja o mais próximo possível de invariante com a temperatura, é necessário ajustar o circuito, através do ajuste de resistores na etapa de fabricação, o que encarece o CI.

Dentre as várias técnicas de ajuste de resistores existentes, podemos citar três que são amplamente utilizadas:

- LWT (Laser Wafer Trimming)
- Zener Zap
- Metal Fusible Links

Destas técnicas, a que proporciona maior precisão é o LWT, que permite o ajuste de resistores de filme fino através de um feixe de laser, e algumas geometrias especiais de resistores permitem que o ajuste seja feito no nível de 0,01% do seu valor.

As técnicas de Zener Zap e Metal Fusible Links são similares no conceito básico: uma série de pequenos resistores podem ser adicionados (ou eliminados) do resistor principal, alterando o seu valor.

Isso é realizado através de pulsos de corrente aplicados em:

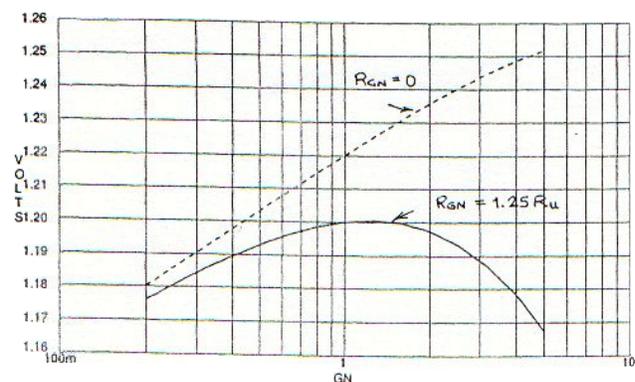
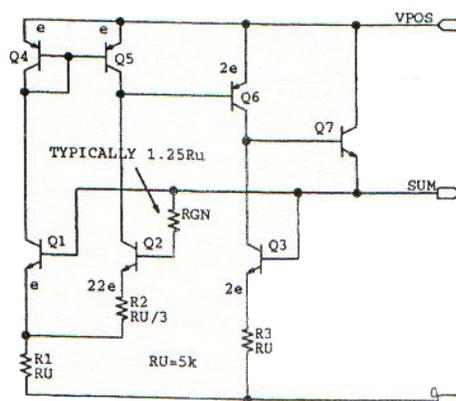
- trilhas de alumínio muito estreitas no CI que curto-circuitam os resistores de ajuste. Ao receber o pulso de corrente as trilhas são destruídas e o resistor que estava curto-circuitado passa a fazer parte do resistor principal (Metal Fusible Links);
- diodos zener de baixa potência em paralelo com resistores de ajuste, que ao receberem o pulso de tensão entram em curto, eliminando um resistor que fazia parte do resistor principal (Zener Zap).

Um dos inconvenientes da técnica Metal fusible Links é que o alumínio que é “pulverizado” com a aplicação do pulso de tensão, pode, no futuro, ao migrar para dentro da superfície do semicondutor, a formar novas conexões e estragar o circuito.

Como curiosidade, apresentamos a seguir uma célula de Brokaw modificada por Barrie Gilbert, onde ele introduz um resistor que diminui a sensibilidade da célula às variações do processo (notadamente o valor de V_{BE} na temperatura ambiente), e que poderia, eventualmente proporcionar uma célula que pudesse ser fabricada, para uma precisão razoável, sem necessidade de ajustes.

É conhecido que o V_{BE} de um transistor depende, em termos das variáveis de processamento, da carga ativa na base, também conhecida como o número de Gummel, NG . É normal, para um processo bipolar bem controlado, variações de NG da ordem de $\pm 100\%$ em torno de um valor NG_0 de projeto. O V_{BE} de um transistor, para a mesma corrente I_C , neste caso, iria variar ± 18 mV em torno do valor V_{BE0} .

No entanto, as variações de β_F em um transistor bipolar são correlacionadas com NG , de forma que um transistor que possui carga na base menor (um NG menor, e portanto um V_{BE} menor), também possui um β_F proporcionalmente menor, assumindo que a dopagem de emissor também seria menor. No circuito abaixo, Gilbert usa um resistor extra (R_{GN}) para aumentar a tensão de saída V_{SUM} . Como as correntes de base de Q_1 e Q_2 serão maiores para valores menores de β_F , a queda “extra” de $\Delta(I_{b1} + I_{b2}) \cdot R_{GN}$ pode compensar a diminuição do valor de V_{BE0} .



Como se pode observar pelo gráfico acima, é possível uma minimização do erro inicial na célula com a introdução de R_{GN} . Esta técnica, no entanto, antes de ser utilizada, precisa de uma boa comprovação experimental.

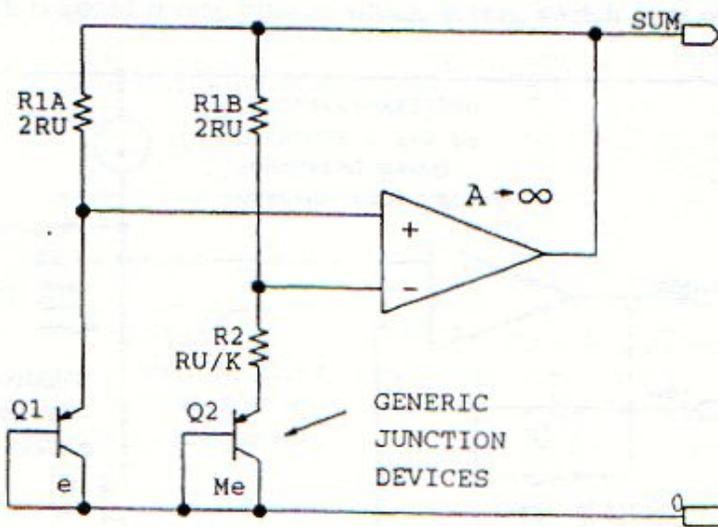
Sem assumir que a dopagem de emissor possui a mesma tendência da de base (o que não parece ser realista), as compensações também poderiam ser justificadas pelas seguintes correlações entre parâmetros de processo e parâmetros de modelo do transistor:

Supondo que a dopagem da BASE do transistor diminua, devido à dispersão natural do processo de fabricação. Como consequência, teríamos:

- A diminuição da carga na base faz com que o transistor possua uma corrente de saturação maior. Esta, por sua vez, faz com que para uma mesma corrente de coletor, o V_{BE} deste transistor seja menor do que o de um transistor com dopagem “padrão”.
- Se a dopagem de emissor não é afetada, a diminuição na carga da base faz com que o fator de transporte aumente (aumentando o β_F), e faz também com que as correntes dos diodos laterais da base aumentem, diminuindo o β_F . Como no transistor moderno o fator de transporte praticamente não altera o valor de β_F , vemos que, como efeito final, a diminuição da dopagem de base (N_G) implica na diminuição do valor de β_F .
- Além disso, devemos lembrar que o valor do resistor R_G , se confeccionado com a difusão de base, terá seu valor aumentado, já que a dopagem na base é menor (e tem resistividade maior).
- Portanto, estes dois efeitos, a diminuição de β_F e o aumento do resistor R_G devem aumentar a queda de tensão $(I_{b1}+I_{b2}).R_G$, e, de certa forma, compensar a diminuição do V_{BE} devido à diminuição da dopagem da base.

Referências Band-Gap em CMOS

Em geral, nos circuitos CMOS, as referências de tensão são também realizadas com dispositivos bipolares, já que as técnicas de projeto de uma referência puramente CMOS são, em geral, pouco confiáveis e com baixo “yield” de produção.



Portanto, mesmo em processos CMOS “digitais”, onde não estão disponíveis transistores bipolares de bom desempenho, o emprego destes transistores (mesmo que ligados, por construção, ao terra ou ao Vcc) é bastante difundido.

O circuito básico utilizado para o projeto de fontes de referência tipo band-gap em CMOS é apresentado abaixo.

Neste circuito o amplificador

força que as tensões sobre os resistores $R1A = R1B$ sejam iguais, de forma que as correntes nos transistores Q1 e Q2 também são iguais.

Como os transistores Q1 e Q2 possuem áreas diferentes, a diferença de VBEs entre eles será dada por:

$$\Delta V_{BE} = \frac{k \cdot T}{q} \ln(M)$$

Esta tensão PTAT está aplicada sobre o resistor R2, de forma que a corrente em R2 (que é igual a corrente em R1A e R1B) é:

$$I_{R2} = \frac{k \cdot T}{R2 \cdot q} \ln(M)$$

A tensão na saída do amplificador será, então, dada por:

$$V_{out} = V_{BE}(Q1) + R1 \cdot \frac{k \cdot T}{R2 \cdot q} \ln(M)$$

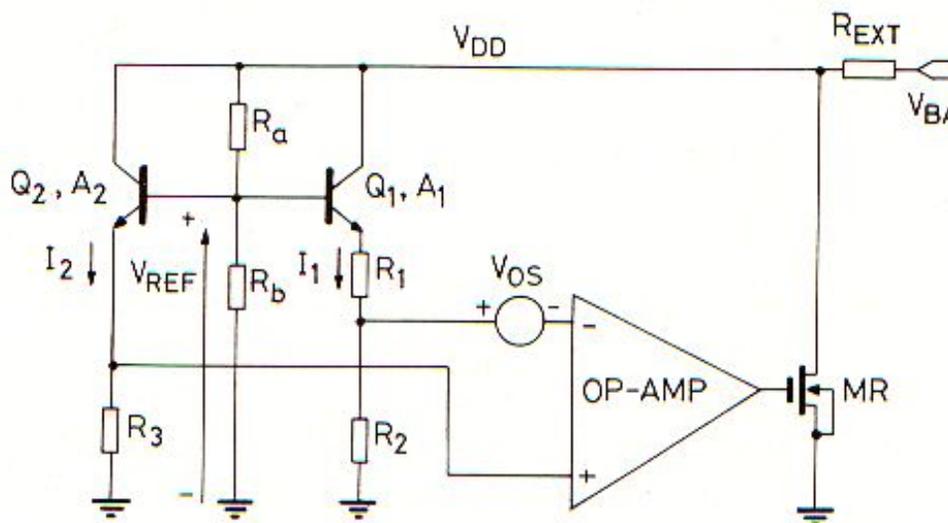
Ajustando, como nos circuitos convencionais, os termos lineares com a temperatura de forma a se anularem para $T = T_r$, temos:

$$V_{out} = V_{SUM} = \left\{ V_{go} + (\eta - 1) \frac{k \cdot T_r}{q} \right\} + (\eta - 1) \frac{k}{q} (T - T_r - T \cdot \ln \frac{T}{T_r})$$

Este circuito, no entanto, é extremamente sensível à tensão de “off-set” do amplificador operacional, que em CMOS é, via de regra, da ordem de até dezenas de mV, ou seja, da mesma ordem de grandeza de ΔV_{BE} !

Além disso, o fato de ser 100% bootstrapped (a tensão de alimentação é a própria tensão de saída), ele possui dificuldades para partir.

Uma alternativa para este tipo de estrutura, que além de não apresentar problemas para partir, também permite a aplicação em circuitos onde a tensão de alimentação apresenta grandes variações, é o regulador shunt com referência de band-gap, apresentado no circuito abaixo, onde se deseja uma tensão V_{dd} de 5 Volts, para alimentar o próprio circuito CMOS onde este bloco pode estar inserido.



Neste circuito a tensão de referência (VSUM) presente na base de Q1-Q2 é amplificada pela inclusão dos resistores Ra, Rb, podendo ser levadas para qualquer valor maior do que $V_{sum} = 1.200 \text{ mV}$.

No entanto, ao usarmos estes dois resistores para amplificar a tensão de referência, que é da ordem de 1270 mV, para atingirmos os 5.0 Volts desejados na saída, também amplificamos o “off-set” do op-amp, Vos.

A tensão de saída Vdd para este circuito é dada por:

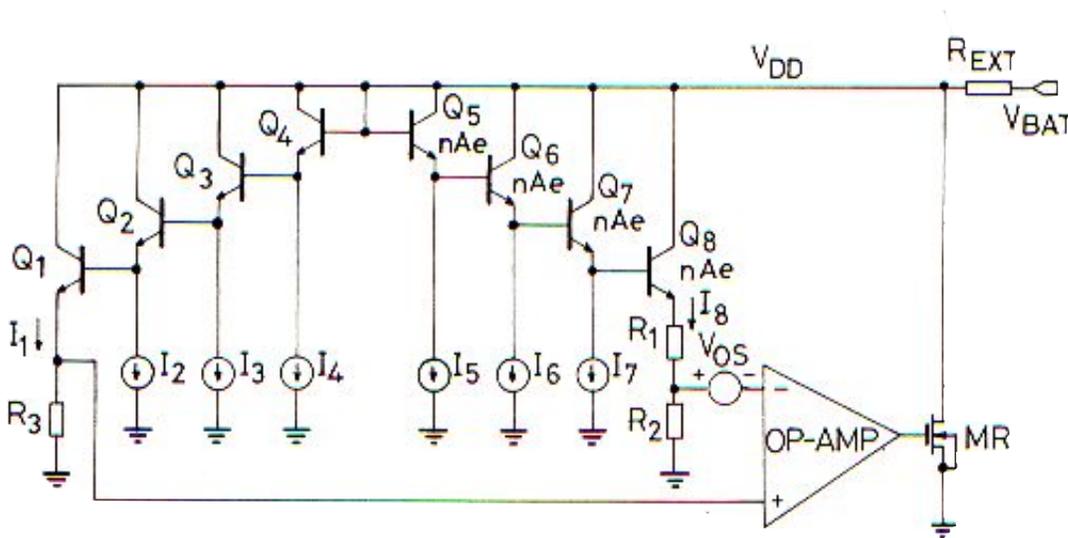
$$V_{dd} = \left(\frac{R_a + R_b}{R_b} \right) \left[V_{BE2} + \frac{R_2}{R_1} V_T \ln \left(\frac{R_2 A_1}{R_3 A_2} \right) + \frac{R_2}{R_1} V_T \ln \left(1 - \frac{V_{OS}}{R_2 I_1} \right) - \left(1 + \frac{R_2}{R_1} \right) V_{OS} \right]$$

Ajustando R1, R2, R3, A1, A2 como normalmente é feito num circuito de band-gap para cancelar os termos PTAT e CTAT, podemos escrever que:

$$V_{dd} = \left(\frac{R_a + R_b}{R_b} \right) \left[V_{go} + (\eta - 1) V_{T0} - \left(1 + \frac{R_2}{R_1} \right) V_{OS} + \frac{R_2}{R_1} V_T \ln \left(1 - \frac{V_{OS}}{R_2 I_1} \right) \right]$$

Uma análise desta equação, para valores de Vos da ordem de $\pm 10 \text{ mV}$, leva a uma variação de Vdd muito grande, o que inviabiliza o seu uso.

Uma nova técnica proposta para a correção deste problema é a utilização de transistores NPN empilhados, como mostrado no circuito abaixo.



Para este circuito podemos escrever:

$$V_{dd} = V_{BE1} + V_{BE2} + V_{BE3} + V_{BE4} + V_{R3}$$

A corrente em R1 é a mesma que passa no transistor Q8, e é dada por:

$$I_8 = \frac{(V_{BE1} - V_{BE8}) + (V_{BE2} - V_{BE7}) + (V_{BE3} - V_{BE6}) + (V_{BE4} - V_{BE5}) + V_{os}}{R_1}$$

Como

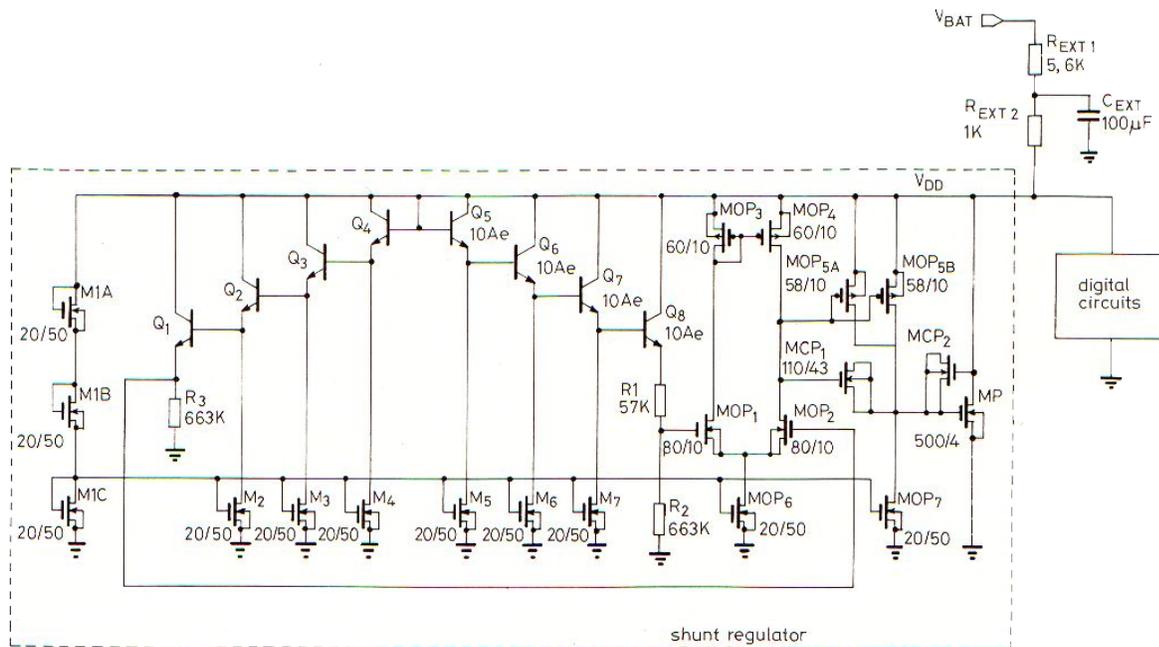
$$R_2 \cdot I_8 - V_{os} = R_3 \cdot I_1$$

Podemos, após alguma manipulação algébrica, concluir que:

$$V_{dd} = 4 \cdot \{V_{go} + (\eta - m)V_{Tr}\} - \left(1 + \frac{R_2}{R_1}\right) \cdot V_{os} + \frac{R_2}{R_1} \cdot V_T \cdot \ln\left(1 - \frac{V_{os}}{R_2 \cdot I_8}\right)$$

Dessa forma, como o primeiro termo da equação já é da ordem de $4 \cdot V_{SUM}$, não é necessário amplificar a referência, e conseqüentemente, o V_{os} do op-amp não é amplificado.

A seguir apresentamos alguns resultados obtidos com uma versão integrada do circuito proposto, realizado num processo CMOS convencional.



A variação máxima de tensão, para os circuitos não “trimados”, foi de no máximo 140 ppm / °C, na faixa de -15°C a 105°C , o que é excelente bom para um circuito CMOS, sem nenhum tipo de ajuste.

A regulação da tensão de saída também foi muito boa, sendo que com a aplicação de pulsos de até 120 Volts, não se percebe variações na tensão de saída V_{DD}.

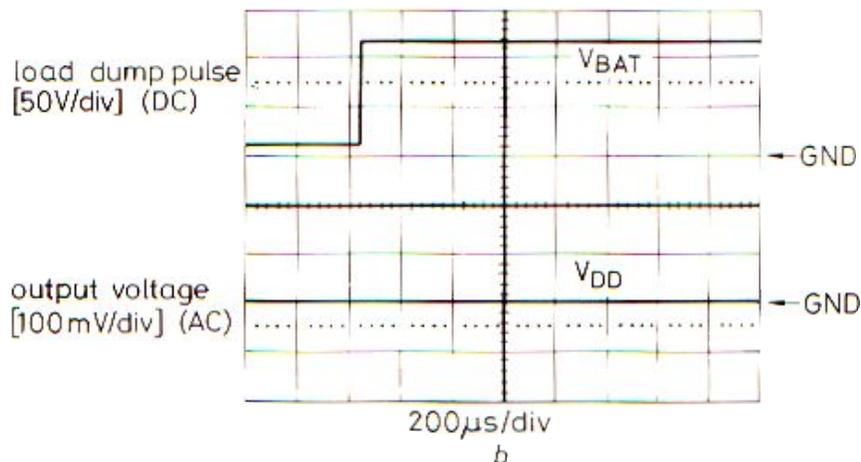


Fig. 6B Response measured with an expanded AC scale in the output of the shunt regulator after application of a load dump pulse